

PAT-NO: JP403203384A

DOCUMENT-IDENTIFIER: JP 03203384 A

TITLE: MANUFACTURE OF ELECTROSTRICTION ELEMENT

PUBN-DATE: September 5, 1991

INVENTOR-INFORMATION:

NAME

SHIRASU, TETSUO

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP01342884

APPL-DATE: December 29, 1989

INT-CL (IPC): H01L041/09

US-CL-CURRENT: 29/25.35

ABSTRACT:

**PURPOSE:** To prevent generation of cracks in an insulating layer by a method wherein, after insulating layers are formed on a pair of every facing side surfaces of a lamination sintered body, a pair of outer electrode conductors are formed by eliminating a part of each insulating layer.

**CONSTITUTION:** A sheet type electrostriction ceramic member 1 and an inner electrode conductor 2 are alternately laminated and sintered, thereby forming a prism type lamination sintered body 10. A pair of insulating layers 30a, 30b are formed on the facing side surfaces of the lamination sintered body 10 on which the inner electrode conductors 2<SB>1</SB>-2<SB>n-1</SB> are exposed. A part of the insulating films 30a, 30b is so eliminated that the end portions of the inner electrode conductors 2<SB>1</SB>-2<SB>n-1</SB> are alternately exposed on the insulating layers 30a, 30b, thereby forming hole parts 30<SB>1</SB>-30<SB>n-1</SB>. Finally, in order to electrically connect, on each surface, alternately exposed parts of the inner electrode conductors 2<SB>1</SB>-2<SB>n-1</SB>, the respective exposed parts are stretched as far as each of the insulating layers 30a, 30b, and the upper and the lower ends of the lamination sintered body 10, thereby forming a pair of outer electrode conductors 40a, 40b.

COPYRIGHT: (C)1991,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-203384

⑬ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)9月5日

H 01 L 41/09

7210-5F H 01 L 41/08

S

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 電歪効果素子の製造方法

⑯ 特 願 平1-342884

⑰ 出 願 平1(1989)12月29日

⑱ 発 明 者 白 須 哲 男 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

(産業上の利用分野)

1. 発明の名称

電歪効果素子の製造方法

本発明は、電歪効果を利用した電歪効果素子の製造方法に関する。

2. 特許請求の範囲

(従来の技術)

1. シート状の電歪セラミック部材と内部電極導体とを交互に積層し、焼結して、積層焼結体を形成する工程と、

前記積層焼結体の対向する一対の側面ごとに、露出した内部電極導体の端部を接続するために、絶縁性無機物をコーティングして、一対の絶縁層を形成する工程と、

前記一対の側面に露出した内部電極導体の端部が前記一対の絶縁層において互い違いに露出するように、各絶縁層の一部を除去する工程と、

各側面において各内部電極導体の互い違いに露出した部分を電気的に接続するために、一対の外部電極導体を、それぞれ各絶縁層、あるいは積層焼結体の上下端面まで延長して形成する工程とを含む電歪効果素子の製造方法。

従来、この種の電歪効果素子の製造は、第5図に示すように、まず、電歪セラミック材料からなるシートまたは薄板状の電歪セラミック部材1、 $1 \sim 1n$ と銀・パラジウム合金を用いた内部電極導体2、 $2 \sim 2n-1$ とを交互に重ね合わせた後、焼結して、積層焼結体10を形成し、次に、積層焼結体10の対向する一対の側面に露出した内部電極導体2、 $2 \sim 2n-1$ の端部に、該一対の側面において交互に、ライン状に電気泳動法によるガラス粉末の塗布、および約700℃の熔融を施して、絶縁層3、 $3 \sim 3n-1$ を形成し、そして、内部電極導体2、 $2 \sim 2n-1$ を一層おきに電気的に接続するために、絶縁層3、 $3 \sim 3n-1$ が形成された側面に、銀粉末を主成分とする導電銀ペーストを印刷塗布して、約600℃で焼成することにより、一対の外部電極導体4a、4bを形成し、最後に、外部電極

3. 発明の詳細な説明

導体4a、4bに、それぞれはんだ6a、6bを介してリード線5a、5bを接続して行なわれていた。

また、第6図に示した他の従来例によって作製された電歪効果素子は、第5図の電歪効果素子と比べて、リード線を有せず、外部電極導体4a、4bが、それぞれ積層焼結体10の上下端面まで延長して形成されているリードレス構造である。

なお、これら第5図、第6図に示した従来の電歪効果素子は、それぞれリード線5a、5b、積層焼結体10の上下端面の外部電極導体4a、4bを介して、不図示の電圧供給部から積層焼結体10の側面の外部電極導体4a、4bに電圧が印加されると、内部電極導体2<sub>1</sub>～2<sub>n-1</sub>を介してすべての電歪セラミック部材1<sub>1</sub>～1<sub>n</sub>の両端に電圧が印加されて、矢印X方向に歪が発生する。

(発明が解決しようとする課題)

上述した従来の電歪効果素子の製造方法は、積層焼結体の対向する一対の側面に露出した内部電

とを交互に積層し、焼結して、積層焼結体を形成する工程と、

前記積層焼結体の対向する一対の側面ごとに、露出した内部電極導体の端部を接続するために、絶縁性無機物をコーティングして、一対の絶縁層を形成する工程と、

前記一対の側面に露出した内部電極導体の端部が前記一対の絶縁層において互い違いに露出するように、各絶縁層の一部を除去する工程と、

各側面において各内部電極導体の互い違いに露出した部分を電気的に接続するために、一対の外部電極導体を、それぞれ各絶縁層、あるいは積層焼結体の上下端面まで延長して形成する工程とを含む。

(作用)

あらかじめ、積層焼結体の対向する一対の側面ごとに、絶縁性無機物をコーティングして、一対の絶縁層を形成した後、前記一対の側面に露出した内部電極導体の端部が前記一対の絶縁層において互い違いに露出するように、各絶縁層の一部を

極導体の端部に、該一対の側面において交互に、ライン状に電気泳動法によるガラス粉末の塗布、および約700℃の熔融を施して、絶縁層を形成し、内部電極導体を一層おきに電気的に接続するために、絶縁層が形成された側面に、銀粉末を主成分とする導電銀ペーストを印刷塗布して、約800℃で焼成することにより、一対の外部電極導体を形成するので、絶縁層の熔融時の熱により、内部電極導体の主成分(銀)が絶縁層(ガラス)内に入り込み、該絶縁層に絶縁むらが生じ、また外部電極導体の焼成時、該外部電極導体の収縮応力により、絶縁層内にクラックが発生し、該クラックに内部電極導体、外部電極導体両方の主成分(銀)が拡散して入り込み、さらに、外部電極導体の熱履歴で、絶縁層が変性し、各絶縁層の絶縁性が損なわれ、素子全体の機能が低下するという欠点がある。

(課題を解決するための手段)

本発明の電歪効果素子の製造方法は、

シート状の電歪セラミック部材と内部電極導体

除去して、各側面において各内部電極導体の互い違いに露出した部分を電気的に接続するために、一対の外部電極導体を、それぞれ各絶縁層、あるいは積層焼結体の上下端面まで延長して形成するので、絶縁層の材料、絶縁層の形成方法の選択自由度が増して、絶縁層の材料に、熱的、機械的ストレスに対して安定な材料を用いることができ、また絶縁層形成時の温度が低くて済むことにより、絶縁層内のクラック発生が防止され、絶縁層内へ内部電極導体、外部電極導体の主成分が拡散することがなく、外部電極導体の熱履歴の影響がなくなり、絶縁層の絶縁性が損なわれない。

(実施例)

次に、本発明の実施例について図面を参照して説明する。

第1図、第2図はそれぞれ、本発明の電歪効果素子の製造方法の第1の実施例によって作製された電歪効果素子の縦断面図、斜視図、第3図は本発明の電歪効果素子の製造方法の第1の実施例による、作製途中の素子の斜視図である。

まず、ニッケル・ニオブ酸鉛  $Pb(Ni_{1/3}Nb_{2/3})O_3$  を主成分とする電歪材料の予焼粉末に、微量の有機バインダを添加し、この混合物を有機溶媒中に分散させて泥漿を準備し、この泥漿でスリップキャスト成膜法等により、層厚約  $100\mu m$  の電歪セラミック部材  $1_i$  を形成する。次に、この電歪セラミック部材  $1_i$  の片面に、重量比 7 : 3 の銀粉末とパラジウム粉末との混合粉末を主成分とする導体ペーストを、スクリーン印刷等により、層厚約  $10\mu m$  を被着させて、内部電極導体  $2_i$  を形成し、積層体を作製する。これらの積層体を、さらに交互に重ねて積層し、約  $1100^\circ C$ 、2 時間の熱加圧により焼成した後、対向する側面を切断して内部電極導体  $2_i \sim 2_{n-1}$  の端面が外部に露出した状態の角柱状の積層焼結体 10 を作製する。次に、内部電極導体  $2_i \sim 2_{n-1}$  が露出した積層焼結体 10 の対向する側面に、酸化シリコン  $SiO_2$ 、酸化アルミニウム  $Al_2O_3$ 、窒化シリコン  $Si_3N_4$  等の無機物を約  $500^\circ C$  においてスパッタリング法でコーティングして、一対の絶

断面図である。

この電歪効果素子は、第 1 図の電歪効果素子と比べて、積層焼結体 10 の上下端面には、外部電極導体 40a、40b が形成されておらず、外部電極導体 40a、40b に、はんだ 6a、6b を介してリード線 5a、5b が接続されているものである。

これら第 1 図、第 4 図に示した電歪効果素子は、それぞれ積層焼結体 10 の上下端面の外部電極導体層 40a、40b、リード線 5a、5b を介して、不図示の電圧供給部から積層焼結体 10 の側面の外部電極導体 40a、40b に電圧が印加されると、内部電極導体  $2_i \sim 2_{n-1}$  を介してすべての電歪セラミック部材  $1_i \sim 1_n$  の両端に電圧が印加されて、矢印 X 方向に歪を発生する。

#### 〔発明の効果〕

以上説明したように本発明は、あらかじめ、積層焼結体の対向する一対の側面ごとに、絶縁性無機物をコーティングして、一対の絶縁層を形成した後、前記一対の側面に露出した内部電極導体の端部が前記一対の絶縁層において互い違いに露出

する層 30a、30b を形成する。ついで、前記対向する側面に露出した内部電極導体  $2_i \sim 2_{n-1}$  の端部が絶縁層 30a、30b において互い違いに露出するように、レーザー等で絶縁層 30a、30b の一部を除去し、孔部 30<sub>i</sub>  $\sim$  30<sub>n-1</sub> を形成する。最後に、各内部電極導体  $2_i \sim 2_{n-1}$  の互い違いに露出した部分を、各側面において電気的に接続するために、それぞれ各絶縁層 30a、30b、積層焼結体 10 の上下端面まで延長して、銀を主成分とする導体銀ペーストを印刷塗布して、焼成することにより、一対の外部電極導体 40a、40b を形成する。

なお、絶縁層 30a、30b の形成方法としては、スパッタリング法に限られるものではなく、プラズマスパッタリング法、イオンプレーティング法、抵抗加熱法、高周波加熱法、電子ビーム加熱法、レーザー加熱法等の PVD、CVD であればよく、また、絶縁層 30a、30b の成分は、TaC、SiC、 $Y_2O_3$ 、および各種ガラスでもよい。

第 4 図は本発明の電歪効果素子の製造方法の第 2 の実施例によって作製された電歪効果素子の縦

断図である。この電歪効果素子は、第 1 図の電歪効果素子と比べて、積層焼結体 10 の上下端面には、外部電極導体 40a、40b が形成されておらず、外部電極導体 40a、40b に、はんだ 6a、6b を介してリード線 5a、5b が接続されているものである。これら第 1 図、第 4 図に示した電歪効果素子は、それぞれ積層焼結体 10 の上下端面の外部電極導体層 40a、40b、リード線 5a、5b を介して、不図示の電圧供給部から積層焼結体 10 の側面の外部電極導体 40a、40b に電圧が印加されると、内部電極導体  $2_i \sim 2_{n-1}$  を介してすべての電歪セラミック部材  $1_i \sim 1_n$  の両端に電圧が印加されて、矢印 X 方向に歪を発生する。

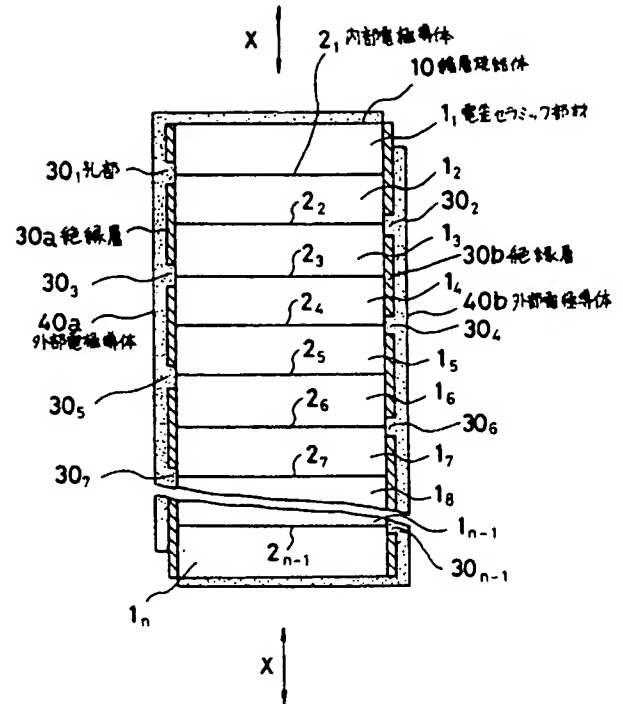
#### 4. 図面の簡単な説明

第 1 図、第 2 図はそれぞれ、本発明の電歪効果素子の製造方法の第 1 の実施例によって作製された電歪効果素子の縦断面図、斜視図、第 3 図は本発明の電歪効果素子の製造方法の第 1 の実施例による、作製途中の素子の斜視図、第 4 図は本発明の電歪効果素子の製造方法の第 2 の実施例によ

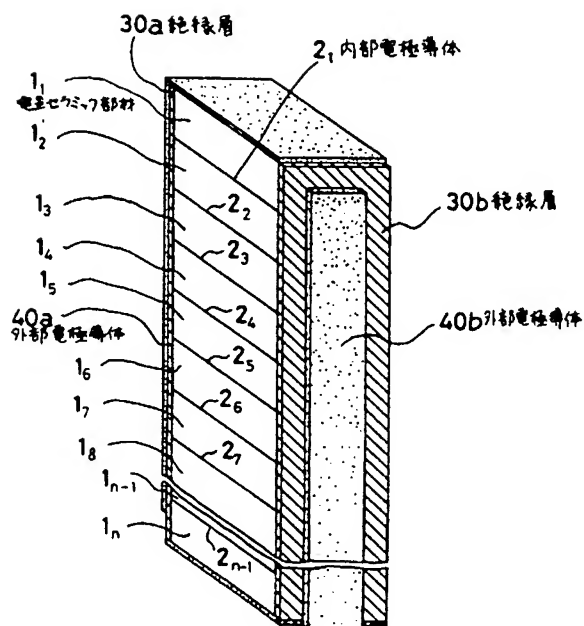
て作製された電歪効果素子の縦断面図、第5図、  
第6図は、それぞれ従来例、他の従来例で作製さ  
れた電歪効果素子の縦断面図である。

1<sub>1</sub> ~ 1<sub>n</sub> ... 電歪セラミック部材、  
2<sub>1</sub> ~ 2<sub>n-1</sub> ... 内部電極導体、  
5a, 5b ... リード線、6a, 6b ... はんだ、  
10 ... 積層焼結体、30a, 30b ... 絶縁層、  
30<sub>1</sub> ~ 30<sub>n-1</sub> ... 孔部、40a, 40b ... 外部電極導体。

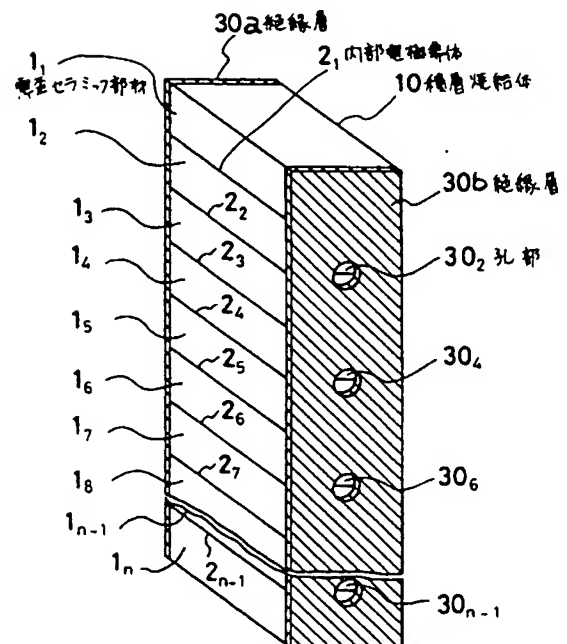
特許出願人 日本電気株式会社  
代理人 弁理士 内原 晋



第 1 図



第 2 図



第 3 図

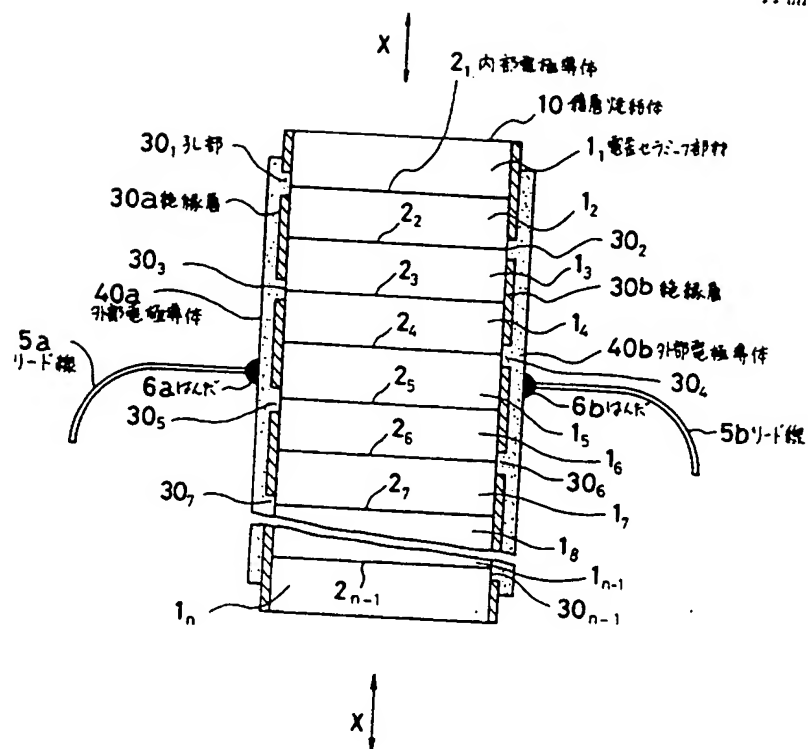
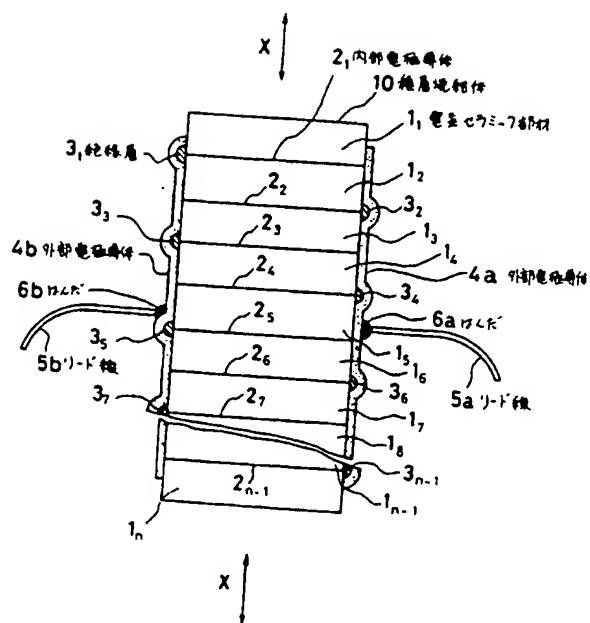
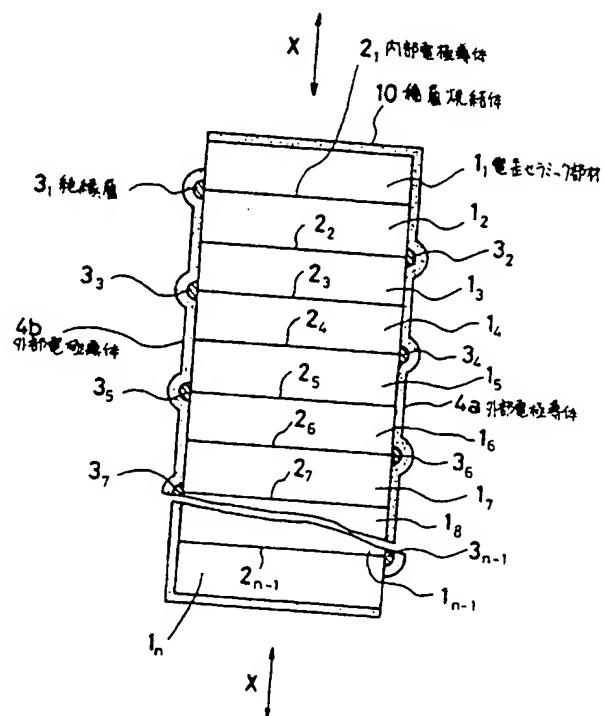


图 4 排



第 5 题



第 6 图